

PAT-NO: JP408328756A  
DOCUMENT-IDENTIFIER: JP 08328756 A  
TITLE: DEVICE FOR STORING DATA OF DISK  
DRIVING MECHANISM  
PUBN-DATE: December 13, 1996

INVENTOR-INFORMATION:  
NAME  
HOWE, STEVEN MICHAEL  
KRUGER, JACK CHARLES

ASSIGNEE-INFORMATION:  
NAME COUNTRY  
INTERNATL BUSINESS MACH CORP <IBM> N/A

APPL-NO: JP08113489  
APPL-DATE: May 8, 1996

INT-CL (IPC): G06F003/06, G11B020/10

ABSTRACT: J

PROBLEM TO BE SOLVED: To guarantee the compatibility when one of field replaceable units(FRUs) is replaced.

SOLUTION: In a structure, identifiers related to firmware divisions are contained and the copy of the first firmware division and the second firmware division are provided on a disc. The first firmware division is never accessed under normal conditions and a version having compatibility with the second firmware division on the disc. During a power supply making sequence, the identifiers are inspected for compatibility and, usually, the sequence is

continued. When part of the firmware is replaced and non-compatibility is discovered, the first firmware division stored in a electrically erasable and programmable read only memory in a control circuit is erased and replaced with the first firmware division stored on the disc.

COPYRIGHT: (C)1996,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-328756

(43) 公開日 平成8年(1996)12月13日

(51) Int. Cl. <sup>6</sup>	識別記号	序内整理番号	F I	技術表示箇所
G 0 6 F 3/06	3 0 4		G 0 6 F 3/06	3 0 4 J
G 1 1 B 20/10		7736-5D	G 1 1 B 20/10	Z

審査請求 未請求 請求項の数9 O L (全 7 頁)

(21) 出願番号 特願平8-113489

(22) 出願日 平成8年(1996)5月8日

(31) 優先権主張番号 4 6 9 4 2 0

(32) 優先日 1995年6月6日

(33) 優先権主張国 米国 (US)

(71) 出願人 390009531

インターナショナル・ビジネス・マシーンズ・コーポレーション

INTERNATIONAL BUSINESS MACHINES CORPORATION

アメリカ合衆国10504、ニューヨーク州アーモンク (番地なし)

(72) 発明者 スティーブン・マイケル・ハウ

アメリカ合衆国ミネソタ州、ロチェスタ、メイオウッド・COMMON・サークル・エス・ダブリュ 2851

(74) 代理人 弁理士 合田 潔 (外2名)

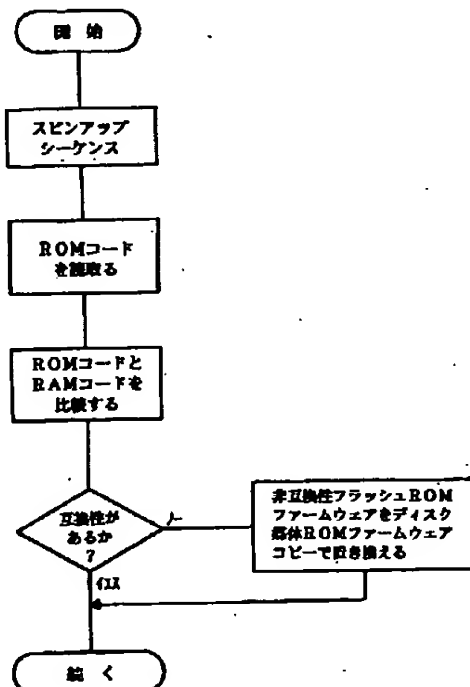
最終頁に続く

(54) 【発明の名称】 ディスク駆動機構データ記憶装置

(57) 【要約】

【課題】現場交換可能ユニット (FRU) の1つが交換された場合の互換性を保証する。

【解決手段】本発明の構造はファームウェア区画に関連した識別子を含み、そしてファームウェアの第1の区画のコピー及びファームウェアの第2の区画がディスクに設けられる。ディスク上のファームウェアの第1の区画は通常は決してアクセスされず、そしてディスク上のファームウェアの第2の区画と互換性があるバージョンである。電源投入シーケンスの間に、識別子は互換性について検査され、そして通常はそのシーケンスは継続する。ファームウェアの一部が置き換えられていて非互換性が見つかった場合、制御回路内の電氣的に消去可能且つプログラム可能な読取専用メモリに記憶されたファームウェアの第1の区画が消去され、そしてディスクに記憶されたファームウェアの第1の区画で置き換えられる。



## 【特許請求の範囲】

【請求項1】ディスク駆動機構データ記憶装置において、前記駆動機構の動作を制御するために用いられるファームウェアは、ヘッドディスクアセンブリと無関係に置き換え可能な制御装置電子回路に記憶された第1の区画と、ディスク媒体に記憶され前記第1の区画に対して互換性がなければならない第2の区画とに仕切られ、前記第2の区画の一部分は駆動機構の作動中に要求されたとき揮発性ランダムアクセスメモリ中へ又は前記揮発性ランダムメモリからスワップされ、

前記ディスク駆動機構データ記憶装置は、前記ディスク媒体に記憶された前記ファームウェアの第2の区画と互換性がある、前記ディスク媒体に記憶された前記ファームウェアの第1の区画のコピーと、前記制御装置電子回路に記憶された前記ファームウェアの第1の区画と前記ディスク媒体に記憶された前記ファームウェアの第2の区画は互換性があるかどうかを判定する手段と、

非互換性の判定に応答して、前記制御装置電子回路に記憶された前記ファームウェアの第1の区画を、前記ディスク媒体に記憶された前記ファームウェアの第1の区画のコピーで置き換える手段とを備えるディスク駆動機構データ記憶装置。

【請求項2】前記ファームウェア区画の各々はその一部分として対応するファームウェア区画の設計レベルを示す識別子を有し、前記識別子の比較によりファームウェア区画の互換性を判定することを特徴とする、請求項1に記載のディスク駆動機構データ記憶装置。

【請求項3】前記識別子の各々是对応するファームウェア区画が他のどのファームウェア区画と互換性があるかを示すデータを含む、請求項2に記載のディスク駆動機構データ記憶装置。

【請求項4】前記駆動機構の電源がオンにされてディスク媒体がそのデータの読取りを可能にする回転速度になった後に、前記ファームウェアの第1の区画と第2の区画の互換性を判定する前記手段を呼出す手段を備える、請求項1に記載のディスク駆動機構データ記憶装置。

【請求項5】ディスク・エンクロージャ内に配置された少なくとも1つのディスクと、

前記ディスク・エンクロージャの外部に配置されたディスク駆動機構制御回路と、

前記制御回路内に存在して消去可能且つプログラム可能な読取専用メモリに記憶された第1の区画、前記ディスクに記憶された第2の区画、及び前記ファームウェアの第2の区画と互換性があり前記ディスク面に記憶された前記ファームウェアの第1の区画のコピーを含む制御ファームウェアと、

前記制御回路に存在する前記ファームウェアの第1の区画と前記ファームウェアの第2の区画は互換性があるか

どうかを判定する手段と、

非互換性の判定に答して、前記消去可能且つプログラム可能な読取専用メモリに記憶された前記ファームウェアの第1の区画を、前記ディスク面に記憶された前記ファームウェアの第1の区画のコピーで置き換える手段とを備える、ディスク駆動機構データ記憶装置。

【請求項6】前記ファームウェア区画の各々はその一部分として対応するファームウェア区画の設計レベルを示す識別子を有し、前記識別子の比較により互換性及び非互換性の判定がなされることを特徴とする、請求項5に記載のディスク駆動機構データ記憶装置。

【請求項7】前記識別子の各々是对応するファームウェア区画が他のどのファームウェア区画と互換性があるかを示す識別子を含む、請求項6に記載のディスク駆動機構データ記憶装置。

【請求項8】読取り及び書き込み動作の間回転されるディスクアセンブリを有し、ディスク・エンクロージャの外部に消去可能且つプログラム可能な読取専用メモリに存在する第1の区画、ディスク面に記憶された第2の区画、及び前記第2の区画と互換性があり、前記ディスク面に記憶された第1の区画のコピーを有する制御ファームウェアを含むハードディスクデータ記憶装置において非互換性ファームウェアを回復する方法であって、ディスク面に書込まれたデータを読取る回転速度でディスクアセンブリを回転させるステップと、互換性を判定するために前記読取専用メモリ内に存在する前記ファームウェアの第1の区画とディスク面に記憶された前記ファームウェアの第2の区画を比較するステップと、

もし互換性があれば開始シーケンスを継続するステップと、

もし互換性がなければ前記読取専用メモリを消去し且つ前記ディスク面に記憶されたファームウェアの第1の区画のコピーで前記読取専用メモリをプログラムし直し、それに続いて開始シーケンスを継続するステップとを開始シーケンスの一部分として呼出すことを特徴とする非互換性ファームウェアを回復する方法。

【請求項9】ファームウェア区画の各々が識別子を含み、前記ファームウェアの第1の区画と第2の区画を比較するステップは前記識別子を検査してファームウェアの互換性を判定するステップを含む請求項8記載の非互換性ファームウェアを回復する方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はディスクタイプの記憶装置に関する。より詳しくは、本発明は、異なるレベルのファームウェア区画を有する、操作員の介入を要さない交換アセンブリに適合する構造及び手法に関する。

【0002】

【従来の技術】使用中のシステムに関して単一のエンテ

ィティとして作動しなければならないディスク駆動機構は一般に2つの部分、即ちエンクロージャ(囲い)の内部に配置された精密な機械部分及びいくつかの電子機能を含む密閉されたヘッドディスクアセンブリと、エンクロージャの外部に取付けられる主要な電子制御回路とに仕切られる。1つの部分に関連した損傷又は故障が両方の部分の置き換えを必要としないように、ディスク駆動機構のこれらの部分を単独で交換できるようにすることも通常行われている。

【0003】更に駆動機構を制御する際に用いる方法は駆動機構ファームウェアを仕切ることである。絶えず使用し且つ高速アクセスされる必要があるコードは、電気的に消去し且つ電気的にプログラムしうる読取専用メモリとして制御回路内のフラッシュメモリに含まれる。あまり定期的に用いられず代替的に用いられる制御ファームウェアの他の部分はディスク媒体の予備領域に記憶され、そして揮発性のRAM(ランダムアクセスメモリ)に、又はRAMからスワップされる。

【0004】ディスク駆動機構の短い設計サイクル及び急速な技術変更により、急速なシーケンスの新製品導入のみならず、競合する現在の製品の寿命延長のための絶えざる改良が行われている。2つの現場で交換可能なユニット(FRU)の間の仕切られた駆動機構ファームウェア、制御装置ハードウェア及びヘッドディスク・エンクロージャにより、ファームウェア部分は互換性があり且つ一緒に動作することが保証されなければならない。従って、FRUの1つが交換された場合、使用不可に至るような非互換性が起こりうる。この場合、駆動機構又は全システムは、障害が診断されて駆動機構装置が非作動状態になるのみならず、互換性があるファームウェアが取付けられるまで作動を停止する。互換性がないファームウェア区画の存在により引起こされた問題の認識及びその対応は以前にもあった。その解決は、データ書き込み機能を禁止するが、読取りがうまく達成できたならば、データの読取りを許可することである。しかしながら、これはユーザーがその状態を矯正するまで駆動機構を少なくとも部分的に作動禁止するか、又はもっと起こりうることは、システムは問題を矯正するように調整される。

【0005】

【発明が解決しようとする課題】技術に不慣れなユーザーの場合、システム及び補助装置はユーザーの介入なしに問題、例えば装置互換性のような問題を解決しなければならない。システム及び駆動機構がユーザフレンドリあるためには、前記問題はその状態が起きたことをユーザーが知ることなく解決されなければならない。

【0006】

【課題を解決するための手段】本発明を実行する駆動機構では、ファームウェアは読取専用メモリ(ROM)部分又は電気的に消去可能且つプログラム可能な読取専用

メモリ(EEPROM)内の駆動機構制御装置電子回路に記憶された部分とRAM部分との間で仕切られるか、又はファームウェアの区画は予備領域内のディスク媒体に記憶される。しかしながら、ファームウェアのROM部分の複写はディスク媒体にも記憶される。この媒体はそこに記憶されたファームウェアRAM部分と互換性があるバージョンである。通常の動作では、前記媒体に記憶されたROM部分は決してアクセスされないであろう。これらのファームウェア部分、即ち区画の各々はファームウェア区画のレベル及びそれと互換性がある他の区画の複数のレベルを示す識別子を含む。

【0007】駆動機構電源をオンにしたとき、スピンドルは動作速度まで加速され、そしてファームウェア識別子は互換性について検査される。互換性がある場合、開始シーケンスの種々の検査、試験及び確認が行われて使用可能状態になり、そしてデータ読取り及び書き込みコマンドの実行が可能になる。

【0008】装置の更新又は異なるレベルの交換可能装置の取付けの結果、ファームウェア識別子の検査が互換性のないファームウェア部分があることを示した場合、ディスク媒体の予備領域に記憶された互換性があるファームウェアのROM部分はプログラムし直されてフラッシュメモリに入れられる。その結果、操作員の介入なしに駆動機構の通常の動作が回復される。

【0009】

【発明の実施の形態】図1は本発明を含む典型的な大容量ハードディスク記憶装置の駆動機構10の展開図である。駆動機構10は、ヘッドディスクアセンブリを密封する一対の鋳造されたハウジング部分12、14を含む。図示のように、4枚のディスク16は同時に回転するディスクアセンブリとしてハブ17で支えられ、そしてクランプ18で固定される。ハブ17はスピンドルモーター回転子アセンブリ部分も形成し、前記スピンドルモーターはディスク16のスタック内で同一中心に置かれている。ディスクのスタック及びスピンドルモーターアセンブリはハウジング部分12の上下の壁の部分の間に支えられる。アクチュエータアセンブリ20は鋳造された櫛型部分、即ちEブロック24を含み、このブロックは一方の側に一続きの5本のアーム22を、そして他方の側にボイスコイル23を示す。アーム22の各々に取付けられるのは、遠端で変換器を保持するスライダ26を支える1つ又は2つのロード・ビーム・サスペンション25である。アクチュエータアセンブリ20はボイスコイルモーターにより回転され、このモーターはハウジング部分12内に永久磁石及び極片を含み、組立られた状態で、それらにより形成された磁気間隙内にボイスコイル23が置かれる。アクチュエータアセンブリ20は軸28の回りを旋回し、軸28の上に一対の軸受30(その1つが図示されている)により支えられる。軸28はハウジング部分12内の上下の壁の部分の間に支え

5

られる。データ信号は変換器と回路カード(ボード)30A上の装置電子回路との間で伝送され、そして電力はフレックス・ケーブル32を用いてボイスコイル23に供給される。ヘッドディスクアセンブリは、組立られたハウジング部分の間の接合部に重なる柔軟な金属テープにより、ハウジング部分12及び14内に密閉される。フレックス・ケーブル32はコネクタ34で終端し、コネクタ34はヘッドディスク・エンクロージャから凹部36に伸び、凹部36は上下方向に開かれ、カード30Aの電子回路との接続を可能にする。図示のように、カード30Aは組立られたヘッドディスク・エンクロージャに取付けられ、ヘッドディスク・エンクロージャの外部にある全ての駆動機構電子回路を支え、一方の端にコネクタ38を有し、そしてコネクタ38は駆動機構をホストシステムに接続する。

【0010】図2及び図3は図1のディスク駆動機構に関連した主要なデータ経路を示す概要ブロック図であり、その構成要素はカード30A上にあるか又はヘッドディスク・エンクロージャ40に含まれる。ユーザーデータはバス39を用いてホストシステムからSCSIコネクタ41、マイクロプロセッサ42及びディスク制御装置/バッファマネージャ43を介してダイナミック・ランダムアクセスメモリ(DRAM)44に両方向経路に沿って移動する。データはDRAM44及びディスク制御装置43から制御ロジック45及びパーシャル・レスポンス・デジタルフィルタ(PRDF)データチャネル46を介してヘッドディスク・エンクロージャ40内のアーム電子回路(AE)47に移動する。符号化されたデータはアーム電子回路47からディスク面のデータ部分に書込まれる。ディスク面からデータを読取のために、上記シーケンスは逆にされ、データ面からホストシステムにデータを伝送する。

【0011】もう1つのバス50はプロセッサ51、マイクロプロセッサ42、ディスク制御装置43及びサブプロセッサ45を相互に接続し、そしてそれらとフラッシュROM53及びスタティック・ランダムアクセスメモリ(SRAM)54を相互接続する。これらの構成要素の全てはディスク面の予備領域に記憶されたデータとも通信する。ディスク駆動機構の動作中、フラッシュROM53は、駆動機構の動作を開始し、ディスクスピンドルアセンブリの回転を動作速度にし、予備領域に記憶されたデータを読取り、そしてSRAM54にロードするのに十分なファームウェアコードを含まなければならない。駆動機構の作動に用いるファームウェアは2つの部分：フラッシュROM53内にある第1の部分と、ディスク媒体の予備領域に記憶され、そしてSRAM54にロードするために読出されるか、又は必要に応じてSRAM54に又はSRAM54からスワップされる第2の部分とに仕切られる。

【0012】ディスクのデータ記憶面の予備領域は駆動

6

機構の機能に関する大量のデータを記憶する。不揮発性ディスク記憶装置は、制御回路のRAM記憶装置にデータをロードし且つスワップするのに用いるRAMデータを記憶する外に、駆動機構、その経歴及びそれが含む技術のレベルを識別する支援データを記憶する。また、各々のエラー、ロケーション、時間(電源オンの動作時間)、各々のタイプ及びソース、使用された回復のレベル(150のレベルを含みうる)及び各々に関連した再試行の回数に関してスライダ及びディスクの組合せの各々のエラー経歴を含む関連する拡張データ及び表も記憶される。更に、データの多くは冗長に記憶され、回復できない障害の場合の回復も保証する。従って、ディスクの予備記憶領域は駆動機構動作の質を高めるために拡張し使用できる資源である。

【0013】本発明は、ファームウェアの他の1つ又は複数の区画と互換性がないファームウェア区画のレベル又はリリースを含むFRUの置き換えにより生じる、互換性がないファームウェアの存在に関連した問題に取り組む。これは電子回路カードを、異なるフラッシュROMソフトウェアを有するカードと置き換えることによって起こることがある。本発明はヘッド・ディスク・エンクロージャを置き換える場合にも適用できる。

【0014】本発明を実施する際に、ディスク面の予備領域は、読取られてSRAM54にロードされるファームウェアの第2の部分を含むのみならず、通常はフラッシュROM53に常駐するファームウェアの第1の部分の複写も含む。この第1の部分の複写はファームウェアの第2の部分と互換性があり、ディスクに記憶されて定期的にディスクからアクセスされるレベルである。ディスクの予備領域の第1のファームウェア部分の複写は通常は決してアクセスされない。更に、ファームウェア区画の各々は、関連区画のレベル及びリリースと、他の協同して動作するファームウェア区画のレベルとを示す識別子を含む。これはその区画の、それが一部分を形成する、ファームウェアのレベルを識別するデータのバイトの形式でもよく、そして他のファームウェア区画の、それが正しく動作するレベル又は複数のレベルを識別する新しいデータバイトも含みうる。

【0015】図4の流れ図は本発明が用いられる開始シーケンスの関連する部分を示す。開始シーケンスは駆動機構の電源がオンにされたとき開始する。最初にスピンドルアップシーケンスが開始され、ディスクを加速して回転動作速度にする。ディスクが読取り可能になったとき、互換性を判定するためにフラッシュROMコード識別子がRAMコード識別子と比較される。通常、互換性が見つかり、そして開始シーケンスは継続する。非互換性が見つかった場合、異なるレベルのファームウェアを含む回路カードの置き換え、又は見込みは少ないがヘッドディスク・エンクロージャの置き換えにより、フラッシュメモリ53は電氣的に消去・プログラムしうる読取専用

メモリ（EEPROM）を消去し、そしてディスクの予備領域内のファームウェアの第1の部分のコピーを用いてプログラムし直すことにより再プログラムされる。そして開始シーケンスは引き続きディスク駆動機構を使用可能状態に維持する。そして問題は操作員又はユーザーの介入なしに矯正される。ユーザーはこの通常は使用禁止状態が起きていたことに全く気付かないであろう。

【0016】本発明は全てのプログラム可能な動作に関連した非互換性の問題の解決に用いうる。例えば、駆動機構制御コードに加えて、サーボコードはフラッシュROM 53に含みうるので、異なるサーボコードを有する回路カードの置き換えはユーザーにトランスペアレントな方法で行いうる。

【0017】まとめとして、本発明の構成に関して以下の事項を開示する。

(1) ディスク駆動機構データ記憶装置において、前記駆動機構の動作を制御するために用いられるファームウェアは、ヘッドディスクアセンブリと無関係に置き換え可能な制御装置電子回路に記憶された第1の区画と、ディスク媒体に記憶され前記第1の区画に対して互換性がなければならぬ第2の区画とに仕切られ、前記第2の区画の一部分は駆動機構の作動中に要求されたとき揮発性ランダムアクセスメモリ中へ又は前記揮発性ランダムメモリからスワップされ、前記ディスク駆動機構データ記憶装置は、前記ディスク媒体に記憶された前記ファームウェアの第2の区画と互換性がある、前記ディスク媒体に記憶された前記ファームウェアの第1の区画のコピーと、前記制御装置電子回路に記憶された前記ファームウェアの第1の区画と前記ディスク媒体に記憶された前記ファームウェアの第2の区画は互換性があるかどうかを判定する手段と、非互換性の判定にตอบสนองして、前記制御装置電子回路に記憶された前記ファームウェアの第1の区画を、前記ディスク媒体に記憶された前記ファームウェアの第1の区画のコピーで置き換える手段とを備えるディスク駆動機構データ記憶装置。

(2) 前記ファームウェア区画の各々はその一部分として対応するファームウェア区画の設計レベルを示す識別子を有し、前記識別子の比較によりファームウェア区画の互換性を判定することを特徴とする、請求項1に記載のディスク駆動機構データ記憶装置。

(3) 前記識別子の各々は対応するファームウェア区画が他のどのファームウェア区画と互換性があるかを示すデータを含む、請求項2に記載のディスク駆動機構データ記憶装置。

(4) 前記駆動機構の電源がオンにされてディスク媒体がそのデータの読取りを可能にする回転速度になった後に、前記ファームウェアの第1の区画と第2の区画の互換性を判定する前記手段を呼出す手段を備える、請求項1に記載のディスク駆動機構データ記憶装置。

(5) ディスク・エンクロージャ内に配置された少なく

とも1つのディスクと、前記ディスク・エンクロージャの外部に配置されたディスク駆動機構制御回路と、前記制御回路内に存在して消去可能且つプログラム可能な読取専用メモリに記憶された第1の区画、前記ディスクに記憶された第2の区画、及び前記ファームウェアの第2の区画と互換性があり前記ディスク面に記憶された前記ファームウェアの第1の区画のコピーを含む制御ファームウェアと、前記制御回路に存在する前記ファームウェアの第1の区画と前記ファームウェアの第2の区画は互換性があるかどうかを判定する手段と、非互換性の判定にตอบสนองして、前記消去可能且つプログラム可能な読取専用メモリに記憶された前記ファームウェアの第1の区画を、前記ディスク面に記憶された前記ファームウェアの第1の区画のコピーで置き換える手段とを備える、ディスク駆動機構データ記憶装置。

(6) 前記ファームウェア区画の各々はその一部分として対応するファームウェア区画の設計レベルを示す識別子を有し、前記識別子の比較により互換性及び非互換性の判定がなされることを特徴とする、上記(5)に記載のディスク駆動機構データ記憶装置。

(7) 前記識別子の各々は対応するファームウェア区画が他のどのファームウェア区画と互換性があるかを示す識別子を含む、上記(6)に記載のディスク駆動機構データ記憶装置。

(8) 読取り及び書込み動作の間回転されるディスクアセンブリを有し、ディスク・エンクロージャの外部に消去可能且つプログラム可能な読取専用メモリに存在する第1の区画、ディスク面に記憶された第2の区画、及び前記第2の区画と互換性があり、前記ディスク面に記憶された第1の区画のコピーを有する制御ファームウェアを含むハードディスクデータ記憶装置において非互換性ファームウェアを回復する方法であって、ディスク面に書込まれたデータを読取れる回転速度でディスクアセンブリを回転させるステップと、互換性を判定するために前記読取専用メモリ内に存在する前記ファームウェアの第1の区画とディスク面に記憶された前記ファームウェアの第2の区画を比較するステップと、もし互換性があれば開始シーケンスを継続するステップと、もし互換性がなければ前記読取専用メモリを消去し且つ前記ディスク面に記憶されたファームウェアの第1の区画のコピーで前記読取専用メモリをプログラムし直し、それに続いて開始シーケンスを継続するステップとを開始シーケンスの一部分として呼出すことを特徴とする非互換性ファームウェアを回復する方法。

(9) ファームウェア区画の各々が識別子を含み、前記ファームウェアの第1の区画と第2の区画を比較するステップは前記識別子を検査してファームウェアの互換性を判定するステップを含む上記(8)に記載の非互換性ファームウェアを回復する方法。

【図面の簡単な説明】

9

10

【図1】本発明を含む典型的なディスク駆動機構の概要分解組立図である。

【図2】図1の駆動機構の回路カード及びディスク・エングロージャの主要な電気素子並びにデータ経路を示すブロック図である。

【図3】図1の駆動機構の回路カード及びディスク・エングロージャの主要な電気素子並びにデータ経路を示すブロック図である。

【図4】本発明を含む開始シーケンスの部分を示す流れ図である。

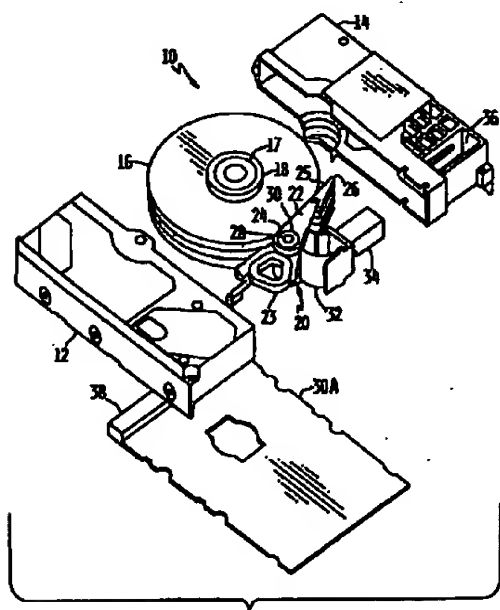
【符号の説明】

10 駆動機構  
12 ハウジング部分  
14 ハウジング部分  
16 ディスク

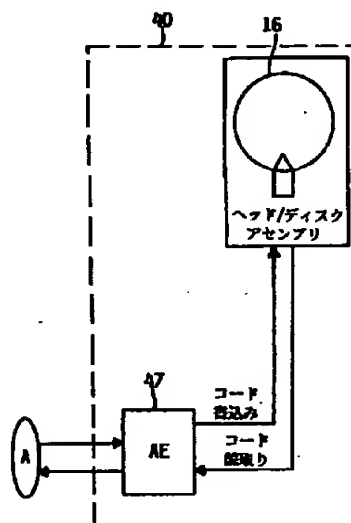
10

17 ハブ  
18 クランプ  
20 アクチュエータアセンブリ  
22 アーム  
23 ボイスコイル  
24 Eブロック  
25 ロード・ビーム・サスペンション  
26 スライダ  
28 軸  
30 軸受  
30A 回路カード  
32 フレックス・ケーブル  
34 コネクタ  
36 凹部  
38 コネクタ

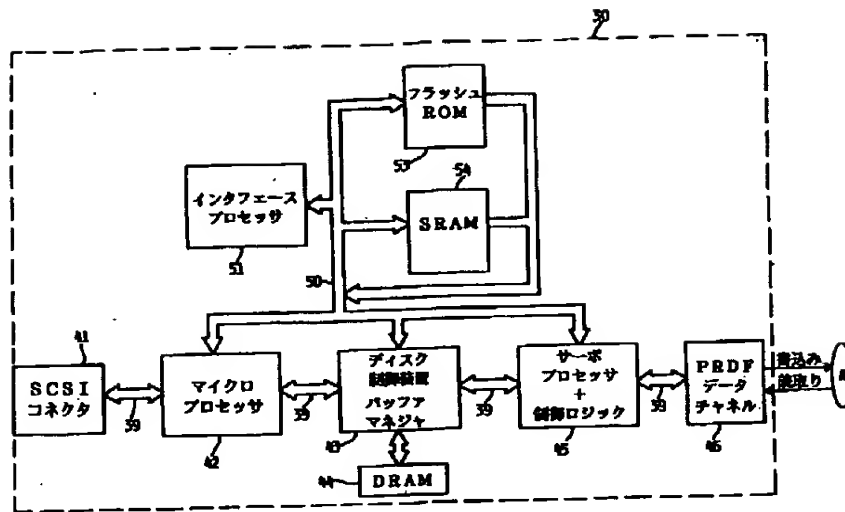
【図1】



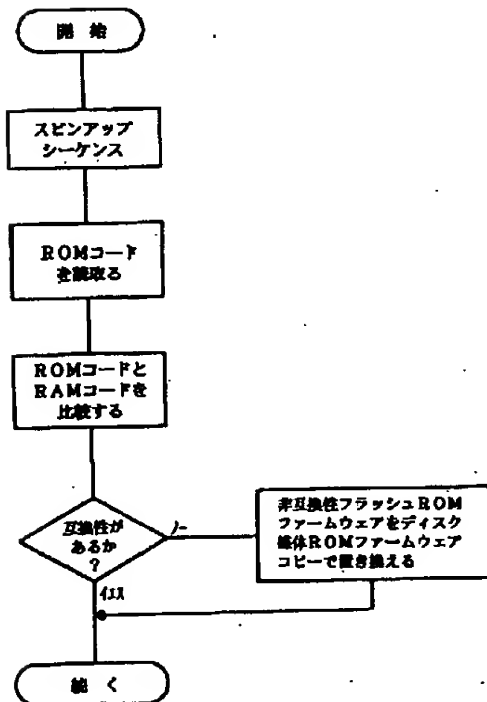
【図3】



【図2】



【図4】



フロントページの続き

(72)発明者 ジャック・チャールズ・クルガー  
 アメリカ合衆国ミネソタ州、ロチェスタ、  
 カバーフィールド・レーン・エヌ・ダブリ  
 ュ 4419

TDB-ACC-NO: NNRD42586

DISCLOSURE TITLE: System Firmware Update Method before  
Rebooting the  
Operating System

PUBLICATION-DATA: Research Disclosure, September 1999, UK

VOLUME NUMBER: 42

ISSUE NUMBER: 425

PUBLICATION-DATE: September 1, 1999 (19990901)

CROSS REFERENCE: 0374-4353-42-425-0

DISCLOSURE TEXT:

THIS COPY WAS MADE FROM AN INTERNAL IBM DOCUMENT AND NOT  
FROM THE PUBLISHED BOOK

This document contains drawings, formulas, and/or  
symbols

that will not appear on line. Request hardcopy from  
ITIRC for  
complete article.

Disclosed is a method to update the system firmware  
not

available under the operating system (OS) environment.  
This method

is designed to eliminate any diskette boot operation to  
update the

system firmware before rebooting the operating system.  
Usually the

OS is working in virtual addressing mode. While the  
system firmware

resident in the system ROM is successfully working in  
real addressing  
mode.

Hence the interface program is required for switching  
the

addressing mode in order to recognize the address space  
of the system

firmware. And a special program is also provided to  
intercept the

operating system shutdown followed by exclusively  
updating the system

firmware without any program accesses under the OS.  
The firmware  
update program and the update image itself can be  
system dependent  
and to be separated from this applications.  
The OS dependent GUI program can help the user to  
set the  
firmware update options or to download the firmware  
image itself via  
network under the OS. (Step-1)  
The OS dependent GUI program can store the firmware  
image  
into the harddisk or the resident memory accessible by  
the firmware  
update program in real addressing mode.  
The update options, or the  
update program are also prepared to be available in  
real addressing  
mode. (Step-2)  
After the user's OS shutdown request, the shutdown  
intercept program can detect its completion and  
transfer the  
processor control to the interface program switching  
the addressing  
mode into real addressing mode and the addressing mode  
will be  
successfully changed. (Step-3)  
The firmware update program can run in real  
addressing  
mode and will start updating the system firmware. This  
kind of  
program may include any system dependent code to update  
the  
firmware.  
(Step-4)  
After the firmware update is completed, the update  
program  
can reboot the system to run the updated system  
firmware  
immediately. Or it can set the system power down until  
next  
power-on request of users. (Step-5)

SECURITY: Use, copying and distribution of this data is  
subject to the

restictions in the Agreement For IBM TDB Database and  
Related Computer  
Databases. Unpublished - all rights reserved under the  
Copyright Laws of the  
United States. Contains confidential commercial information  
of IBM exempt  
from FOIA disclosure per 5 U.S.C. 552(b)(4) and protected  
under the Trade  
Secrets Act, 18 U.S.C. 1905.

COPYRIGHT STATEMENT: The text of this article is  
Copyrighted (c) IBM  
Corporation 1999. All rights reserved.